

SOMMARIO

<i>I PRINCIPI DI FUNZIONAMENTO DELLA STRUMENTAZIONE DIGITALE</i>	1
FREQUENZIMETRO DIGITALE	2
<i>Osservazione 1</i>	2
<i>Tabella I</i>	3
<i>Osservazione 2</i>	3
<i>Base dei Tempi</i>	4
<i>Contatore Digitale</i>	4
<i>Ciclo di Misura del Frequenzimetro</i>	4
<i>Osservazione 3</i>	5
PERIODIMETRO DIGITALE	5
<i>Osservazione 4</i>	6
<i>Tabella II</i>	6
<i>Osservazione 5</i>	6
CRONOMETRO DIGITALE	7
MISURA DI RAPPORTO FRA DUE FREQUENZE	7
CIRCUITO DI OVERRANGE	8
CIRCUITO DI AUTORANGE	8
FREQUENZIMETRO DIGITALE CMOS	8
FREQUENZIMETRO SCHEMA RIASSUNTIVO	9
CONTATORE CMOS A 6 CIFRE CON OVERRANGE	10
BASE DEI TEMPI QUARZATA	11
OSCILLATORE A QUARZO (XTAL)	11
BIBLIOGRAFIA:	11

I principi di funzionamento della strumentazione digitale

prof. Cleto Azzani
IPSIA Moretto Brescia

Maggio 1995

Frequenzimetro Digitale

Il frequenzimetro digitale è il capostipite di tutta la strumentazione digitale presente in campo industriale. Lo schema a blocchi di fig. 1 rappresenta la struttura base di tale apparato; in esso distinguiamo una porta AND funzionante come elemento di transito di segnali digitali, un circuito Base dei Tempi cui è affidato il compito di mantenere aperta la porta (Main Gate) per un determinato tempo T_c noto con estrema precisione (gli oscillatori a quarzo presenti in esso ci danno garanzie in tal senso); un generatore di segnali (sinusoidale o di altra forma d'onda) connesso ad un comparatore con isteresi (trigger di Schmitt) che squadra la forma d'onda presente in ingresso ma non ne modifica il periodo T e la frequenza f . Il circuito funziona come segue (fig. 2):

- quando il segnale B si trova a livello logico basso la porta AND risulta chiusa e sulla sua uscita si presenta un livello logico basso ("0", Low).
- quando il segnale B si trova a livello logico alto la porta AND risulta aperta, il segnale presente sull'ingresso A transita e si ritrova sull'uscita U; i fronti di salita (o di discesa) del segnale U provocheranno l'avanzamento del Contatore Digitale.

La relazione che intercorre fra f_x , T_c ed N è facile da dimostrare. Infatti f_x rappresenta il numero di cicli al secondo della forma d'onda alternata sinusoidale presente nel segnale V_i ; f_x rappresenta anche il numero di fronti di salita al secondo che si presentano all'ingresso A della porta AND. È ovvio che se T_c rappresenta il tempo di apertura della porta AND il prodotto $f_x T_c$ rappresenta il numero complessivo di fronti N che il contatore riceve sul suo ingresso di clock. Pertanto :

$$N \cong f_x \cdot T_c \quad 1.1$$

N risulta quindi proporzionale sia a f_x sia a T_c . Risulta pure evidente che noto N (indicazione del contatore) e noto T_c (base dei tempi campione) risulta immediatamente determinata la f_x dalla relazione :

$$f_x = \frac{N}{T_c} \quad 1.2$$

Osservazione 1

La divisione indicata nella formula 1.2 non viene di fatto eseguita nella strumentazione da laboratorio; in tal caso T_c assume valori che sono rappresentati da multipli o sottomultipli del sec. (come indicato in tabella I). A titolo di esempio si supponga di porre $T_c=10$ ms. (3^a riga della Tabella I): in tal caso l'espressione 1.2 diviene:

$$f_x = \frac{N}{T_c} = \frac{N}{10 \cdot 10^{-3}} = \frac{N}{10} \cdot 10^3 [Hz] = \frac{N}{10} [KHz] \quad 1.3$$

Il problema della moltiplicazione per 100 viene trasformato in un problema di divisione per 10 con scelta dell'unità di misura immediatamente superiore. Ma dividere il risultato di un conteggio per 10 è facile: basta attivare il punto decimale destro della cifra delle decine DP2. Si dovrà inoltre attivare un indicatore dell'unità di misura, in questo specifico caso KHz.

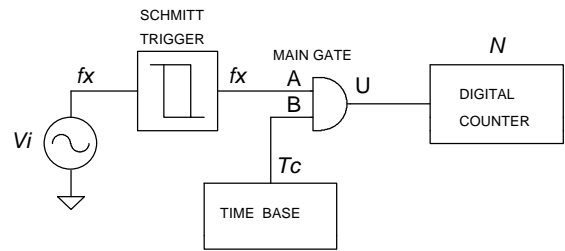


fig. 1 Schema a blocchi del frequenzimetro digitale

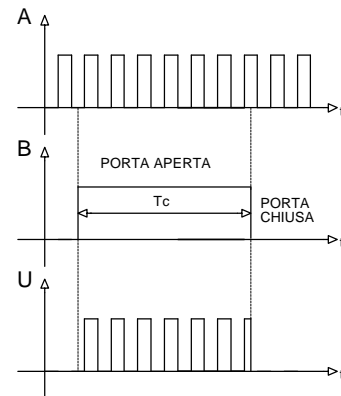


fig. 2 Grafici relativi ai segnali A, B, U

Tabella I

Osservazione 2

Per la verità, la formula 1.1 non è del tutto esatta. Si consideri la situazione riprodotta in fig. 3; il segnale di

Tc	N/Tc	Unità di Misura	Hz	KHz	MHz	Note
1 s	N	Hz	N			
100 ms	N*10	Hz		N/100		DP1 = ON
10 ms	N*100	Hz		N/10		DP2 = ON
1 ms	N*1000	Hz		N		
100 μs	N*10	KHz			N/100	DP1 = ON
10 μs	N*100	KHz			N/10	DP2 = ON
1 μs	N*1000	KHz			N	

DP1 = Punto decimale destro Display delle Centinaia

apertura B ha durata Tc che vale esattamente 3 Tx (Tx = 1/fx); ciò nonostante in uscita alla porta giungono ben quattro fronti di salita che faranno perciò avanzare il contatore di 4 unità. La situazione anomala è causata dal fatto che quando la porta si apre (fronte di salita su B) il segnale A è già a livello alto, questa coincidenza da origine ad un fronte di salita aggiuntivo rispetto al numero dato dall'espressione 1.1. In questa situazione particolare si ha perciò :

$$N = f_x \cdot T_C + 1 \quad 1.4$$

È evidente che la 1.4 diviene nella sostanza ancora la 1.1 qualora si utilizzi un contatore con elevata capacità di conteggio ossia :

$$N = f_x \cdot T_C + 1 \cong f_x \cdot T_C \quad 1.5$$

se $f_x \cdot T_C \gg 1$

I contatori impiegati nella strumentazione hanno cifre che vanno da un minimo di 3 (voltmetri digitali) ad un massimo di 9 nel caso di contatori elettronici (frequenzimetri, periodimetri ecc.).

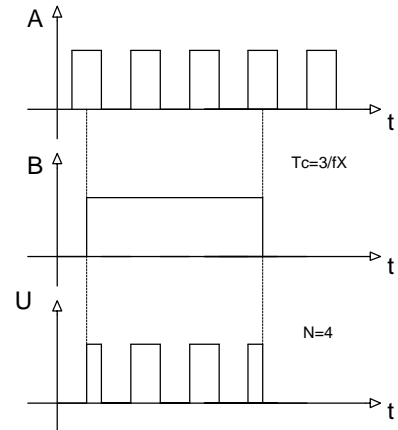


fig. 3 Apertura della AND con A=1

Base dei Tempi

La struttura del circuito "Time Base" o Base dei tempi, è riportata in fig. 4; in essa si nota la presenza di un generatore di segnali a frequenza controllata a quarzo (1 o 10 MHz); in cui saranno presenti diversi divisori decadici (decadi, contatori BCD 0-9 impiegati come divisori di frequenza) utilizzati per ricavare segnali a frequenza multipla di 1 Hz (10, 100 Hz; 1, 10, 100 KHz, ecc.) così da avere periodi campioni multipli o sottomultipli del secondo. In uscita al generatore è connesso un bistabile sincrono JK con JK a livello alto (funzionamento Toggle). Ad ogni periodo del segnale Sg, l'uscita Q del bistabile commuta alternativamente da 0 a 1 (consentendo l'apertura della porta) e da 1 a 0 (provocandone la chiusura).

Contatore Digitale

In fig. 5 è riportato un semplice schema a blocchi di contatore a 3 digit (capacità di conteggio fino a 999). Esso può essere realizzato con 3 contatori decadici (ad es.: 7490 se in tecnologia TTL o 4518 se in tecnologia CMOS), 3 decoder per display a 7 segmenti con memoria (ad es.: 9368 se in tecnologia TTL, 4511 se in tecnologia CMOS), un gruppo di 3 display a 7 segmenti a catodo comune (le uscite delle decodifiche 9368 e 4511 sono attive a livello alto). Al blocco contatore fanno capo i segnali di CLOCK, RESET (ingressi); e il segnale di OVERRANGE (uscita). Al gruppo di decoder per display a 7 segmenti fa capo il segnale di LATCH ENABLE (attiva e disattiva la memorizzazione entro i decoder).

Ciclo di Misura del Frequenzimetro

Facendo riferimento ai grafici di fig. 6, ora verranno descritti i criteri per coordinare i segnali fondamentali relativi allo schema a blocchi di fig. 5. Se immaginiamo di dotarci di una base dei tempi del tipo indicato in fig.4, è evidente che in uscita al flip flop JK avremo una alternanza di intervalli di tempo in cui Q assume valore logico 1 (porta AND aperta) e intervalli di tempo in cui Q assume valore logico 0 (porta AND chiusa) (segnale OUT di fig.6). Durante la fase in cui la porta risulta aperta, il segnale di RESET deve essere inattivo perciò deve trovarsi a 0; il segnale Latch Enable dovrà mantenere attivata la funzione di memorizzazione dei latch dei decoder (LE a livello 1). Nell'intervallo di tempo in cui la porta AND risulta chiusa dovranno essere effettuate le seguenti operazioni (nell'ordine in cui sono indicate):

- 1) il segnale LE dovrà andare a livello 0 per un determinato tempo sufficiente alla acquisizione del risultato del conteggio appena concluso (fig. 6);
- 2) il segnale RESET dovrà andare a livello 1 per un determinato tempo sufficiente a portare a 0 il contenuto delle decadi di conteggio (fig. 6) e dovrà ritornare a 0 prima che il successivo ciclo di conteggio abbia inizio. Ciò consentirà che successivamente possa essere correttamente avviato un altro ciclo di misura. In fig. 7 è rappresentato un esempio di circuito capace di generare i segnali LE e RES come prescritto. La porta NOT G1 provvede ad abilitare le due porte: AND G3 e NAND G4 solo quando la Main Gate del frequenzimetro è chiusa (OUT a livello 0). In queste condizioni quando CK va a 1 l'uscita di G3 va anch'essa a 1 (fronte di

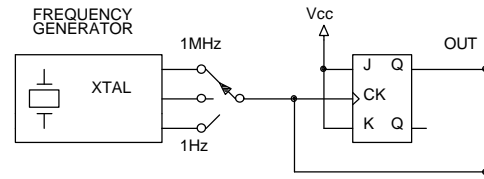


fig. 4 Esempio di Base Tempi

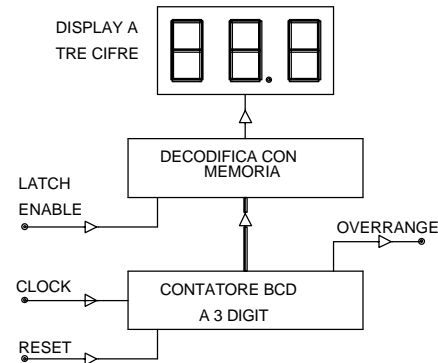


fig. 5 Schema a blocchi di un contatore a 3 digit

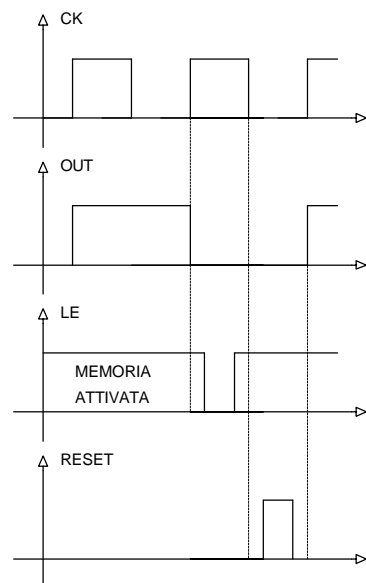


fig. 6 Ciclo di misura del frequenzimetro

salita); il circuito formatore di impulso (gruppo CR con diodo) provvede a generare un impulso di durata opportuna; G5 inverte l'impulso e rende i fronti più ripidi. Quando poi CK va a 0, l'uscita di G4 va a 0 (fronte di discesa); il circuito formatore di impulso (gruppo CR con diodo) provvede a generare un impulso di durata opportuna; G6 inverte l'impulso e rende i fronti più ripidi.

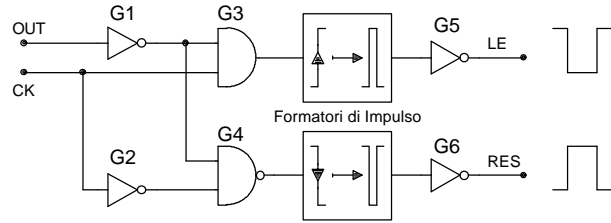


fig. 7 Circuito generatore dei segnali LE e RES

Osservazione 3

Giova osservare che non sempre il circuito di fig. 7 è di per sè soddisfacente; infatti in tale circuito la velocità di aggiornamento dei latch coincide con la frequenza di ripetizione della misura. Con la Base dei Tempi posizionata su elevati valori di frequenza

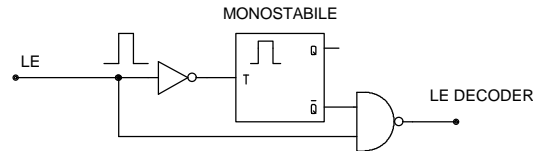


fig. 7b Circuito di temporizzazione del segnale LE

il numero degli aggiornamenti dai latch è eccessivo e non consente una facile lettura dei display (soprattutto delle ultime due cifre: unità e decine). Può essere allora utile realizzare un circuito che riduca il numero degli aggiornamenti ad un valore accettabile dalle esigenze di lettura. Si ricorre in questo caso al circuito di fig. 7b che viene interposto fra uscita LE del circuito di fig. 7 e gli ingressi LE dei decoder.

Periodimetro Digitale

Lo schema a blocchi di fig. 8 rappresenta la struttura base di un periodimetro digitale; strutturalmente è simile al frequenzimetro analizzato in precedenza; l'unica differenza consiste nel fatto che nel frequenzimetro l'apertura e la chiusura della "Main Gate" è determinata dal segnale

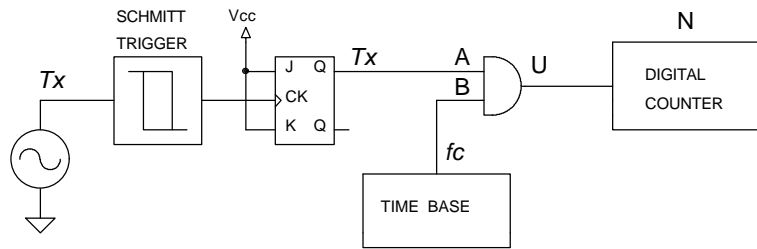


fig. 8 Schema a blocchi del periodimetro digitale

proveniente dalla Base dei Tempi, nel periodimetro è causata dal segnale di cui si deve determinare il periodo incognito Tx. La Base dei Tempi nel circuito di fig. 8 funge da generatore di frequenza fc. La relazione fondamentale 1.1 conserva ancora la sua validità :

$$N \cong f_c \cdot T_x \tag{1.6}$$

da cui si desume la formula inversa :

$$T_x = \frac{N}{f_c} \tag{1.7}$$

Osservazione 4

La divisione indicata nella formula 1.7 non viene di fatto eseguita nella strumentazione da laboratorio; in tal caso f_c assume valori che sono rappresentati da multipli di 1 Hz (come indicato in tabella II). A titolo di esempio si supponga di porre $f_c=100$ KHz (6^a riga della Tabella II): in tal caso l'espressione 1.7 diviene:

$$T_x = \frac{N}{f_c} = \frac{N}{100 \cdot 10^3} = \frac{N}{100} \cdot 10^{-3} [\text{sec.}] = \frac{N}{100} [\text{ms.}] \quad 1.8$$

Tabella II

f_c	N/ f_c	Unità di Misura	sec.	ms.	$\mu\text{s.}$	Note
1 Hz	N	sec.	N			
10 Hz	N/10	sec.	N/10			DP2 = ON
100 Hz	N/100	sec.	N/100			DP1 = ON
1 KHz	N/1000	sec.		N		
10 KHz	N/10	ms.		N/10		DP2 = ON
100 KHz	N/100	ms.		N/100		DP1 = ON
1 MHz	N/1000	ms.			N	

DP1 = Punto decimale destro Display delle Centinaia

DP2 = Punto decimale destro Display delle Decine

Osservazione 5

Sorge spontaneo chiedersi ora che senso abbia disporre di due strumenti il frequenzimetro ed il periodometro dal momento che misurata una delle due grandezze, ad esempio la frequenza, è possibile risalire al periodo dalla relazione ben nota :

$$T = \frac{1}{f} \quad 1.9$$

La questione, pur essendo semplice non può essere liquidata in modo sbrigativo. Non bisogna dimenticare che per avere una misura precisa, disponendo di una strumentazione adeguata, bisogna fare in modo che sia verificata la relazione:

$$f_x \cdot T_c \gg 1 \quad (\text{frequenzimetro}) \quad 1.10$$

$$f_c \cdot T_x \gg 1 \quad (\text{periodometro}) \quad 1.11$$

per rendere trascurabile quell'eventuale fronte in più che nasce in particolari condizioni (vedi Osservazione 2). Pertanto quando si misurano segnali a frequenza elevata è più conveniente misurare la frequenza del segnale. La relazione 1.10 é certamente soddisfatta da una scelta opportuna del tempo di apertura della porta T_c . Quando si misurano segnali a frequenza bassa ossia con periodo elevato è più conveniente misurare il periodo del segnale. La relazione 1.11 in questo caso é certamente soddisfatta da una scelta opportuna della frequenza campione f_c della base dei tempi.

Cronometro Digitale

Lo schema a blocchi di fig. 9 rappresenta la struttura base di un cronometro digitale; strutturalmente è simile al periodimetro analizzato in precedenza; l'unica differenza consiste nel fatto che in questo caso, il segnale di apertura e chiusura della "Main Gate" proviene da un bistabile RS che riceve in ingresso i due segnali o comandi di START e di STOP.

La relazione fondamentale che ci consente di misurare correttamente il tempo che intercorre fra il segnale di START e quello di STOP è la 1.7:

$$T_x = \frac{N}{f_c} \quad 1.12$$

Misura di rapporto fra due frequenze

Lo schema a blocchi di fig. 10 rappresenta la struttura base di un sistema per la misura del rapporto che intercorre fra due segnali a frequenza diversa. Esso è simile al periodimetro analizzato in precedenza; l'unica differenza consiste nel fatto che al posto del generatore campione con frequenza f_c ora ci ritroviamo un generatore con frequenza f_2 . La relazione fondamentale 1.7 riscritta per il circuito di fig. 10 porta alla seguente conclusione :

$$\frac{1}{f_1} = \frac{N}{f_2} \quad 1.13$$

da cui deriva :

$$N = \frac{f_2}{f_1} \quad 1.14$$

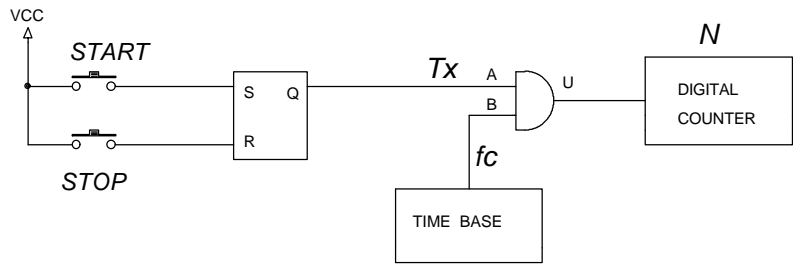


fig. 9 Schema di principio di un Cronometro Digitale

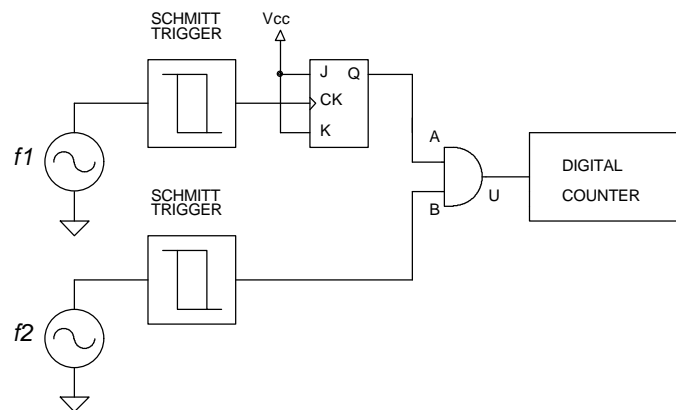


fig. 10 Misura del rapporto fra due frequenze

Circuito di Overrange

Nei contatori elettronici, soprattutto in quelli impiegati in ambito strumentazione, si sorge il problema di accertare se l'indicazione da essi fornita sia corretta oppure se abbiano già raggiunto e superato il proprio fondo scala (capacità di conteggio). Data la consistente velocità di conteggio non è possibile riconoscere questa situazione se non ricorrendo ad un circuito capace di avvertire la situazione e memorizzarla. In fig. 11 è rappresentato un circuito dotato di porta NOT e bistabile JK con $J=1$ e $K=0$. Tale circuito deve essere collegato sul bit più significativo (D oppure Q3) dell'ultimo contatore della catena di conteggio. A scopo esemplificativo immaginiamo di disporre di una catena di conteggio a 4 cifre (massimo conteggio corretto 9999); ora se al contatore giungessero 12457 o 22457 o 32457 impulsi, il contatore indicherebbe sempre e soltanto 2457 non essendovi fisicamente presente la quinta cifra. La situazione di **OVERRANGE** si verifica quando il contatore della cifra più significativa (nel nostro caso le migliaia) si azzerizza, ossia passa dallo stato 9 (1001) allo stato 0 (0000); basta quindi memorizzare un eventuale fronte di discesa che si presenta sull'uscita più significativa del contatore; il circuito di fig. 11 è appunto preposto a tale controllo. L'ingresso **RES** al circuito di fig. 11 serve per azzerare la segnalazione di **OVERRANGE** disponibile in uscita al bistabile; tale ingresso va solitamente collegato al RESET del contatore.

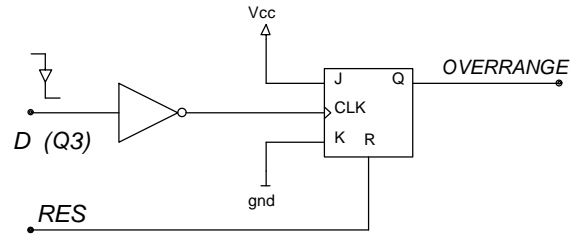


fig.11 Circuito per rilevare la condizione di OVERRANGE

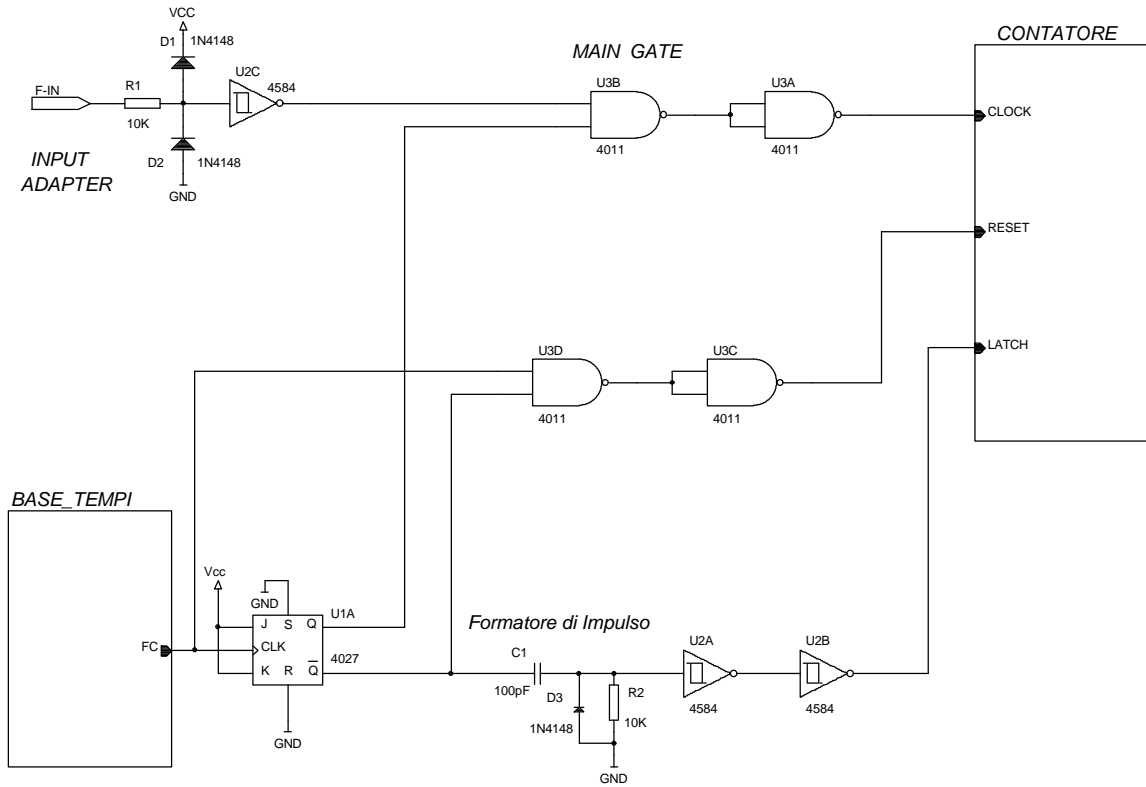
Circuito di Autorange

Il segnale di **OVERRANGE** può essere il punto di partenza per costruire un circuito sequenziale che permetta di realizzare una funzionalità di tipo "auto-range" necessaria per adeguare la portata dello strumento alle necessità del segnale di ingresso sia che il sistema funzioni da frequenzimetro che da periodimetro. In altri termini si può pensare ad un sistema automatico di scelta del tempo di apertura della "Main Gate" (frequenzimetro) o della frequenza campione, finalizzato a effettuare una misura nelle condizioni ottimali; elementi di tale sistema possono essere un contatore U/D (up/down), un MPX a 3 ingressi di selezione, una circuiteria che dirotti il clock in direzione up o down a seconda che sia necessario aumentare o diminuire il tempo di apertura della porta (frequenzimetro) o la frequenza campione (periodimetro).

Frequenzimetro digitale CMOS

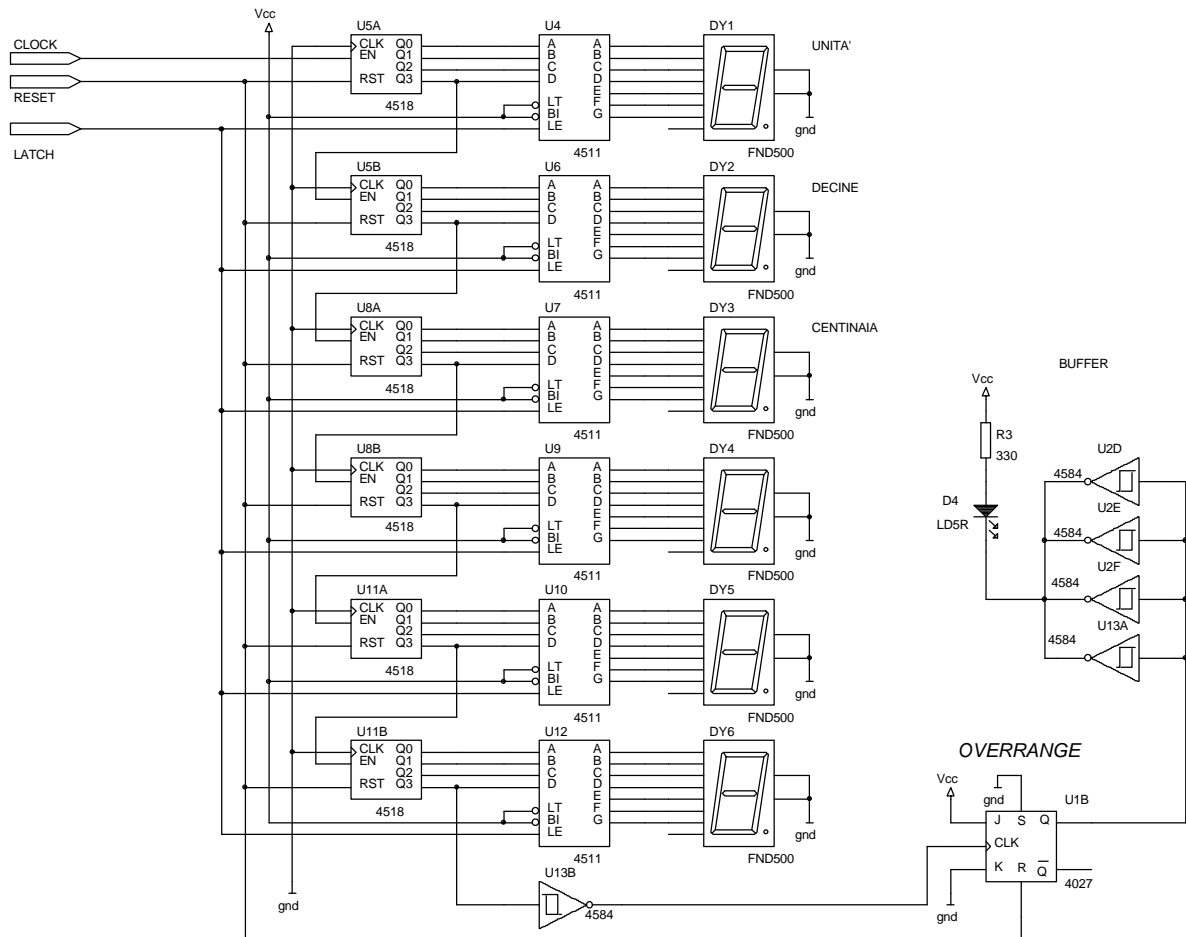
Nelle pagine che seguono vengono presentati alcuni schemi relativi al progetto di un frequenzimetro digitale CMOS realizzato nei laboratori dell'Istituto Professionale Moretto come esercitazione di laboratorio.

Frequenzimetro schema riassuntivo



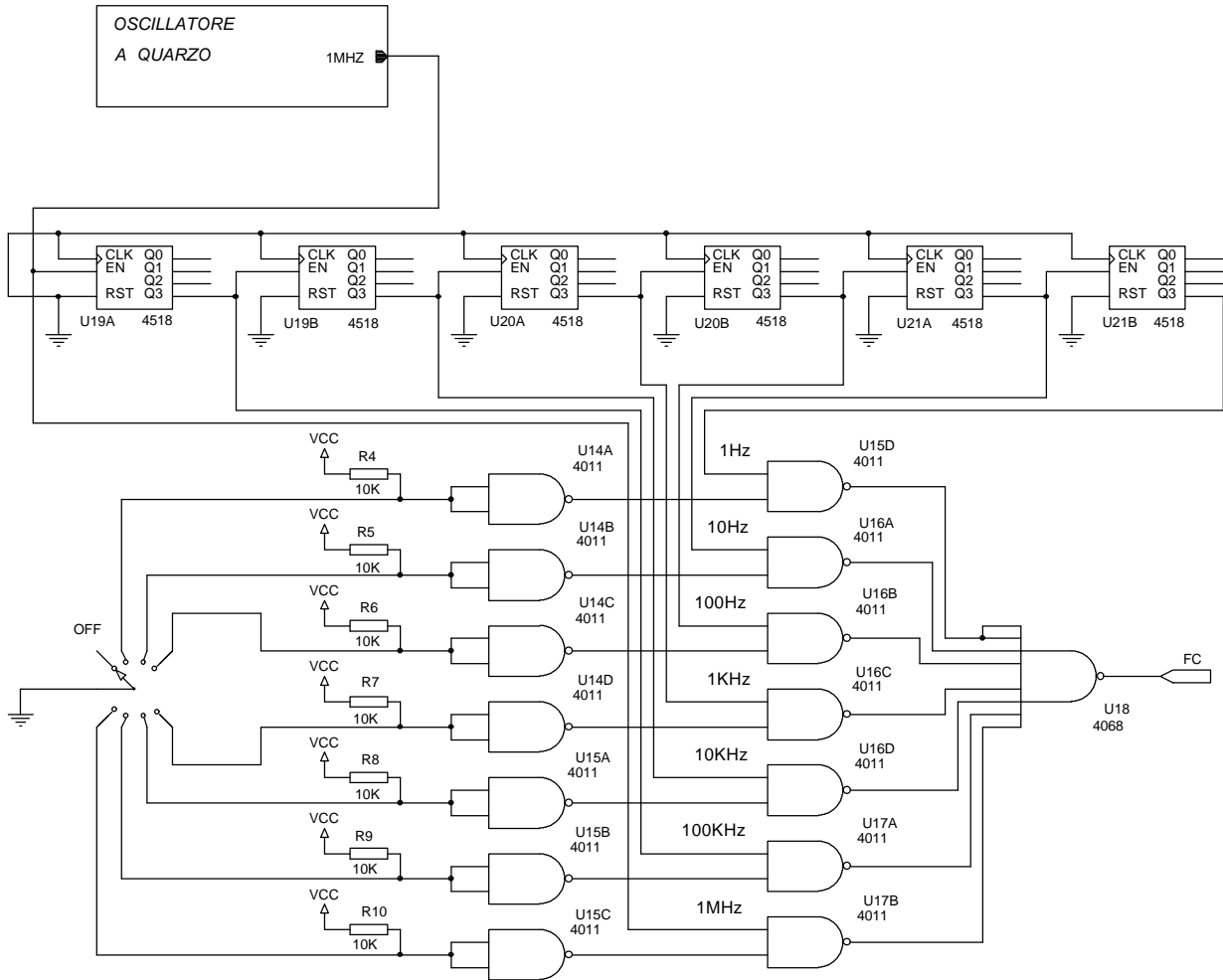
Contatore CMOS a 6 cifre con Overrange

Il circuito è costituito da 6 decadi con decoder per display a 7 segmenti connesse fra di loro in cascata asincrona. U13B e U1B costituiscono il circuito di overrange. U2 D,E,F e U13A costituiscono il Buffer (amplificatore di corrente) per il LED.

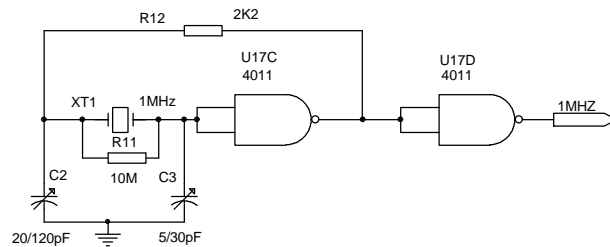


Base dei Tempi Quarzata

U19A, U19B, U20A, U20B, U21A, U21B sono contatori decadici impiegati come divisori di frequenza per 10; il gruppo U14 A, B, C, D e U15 A, B, C funzionano da porte NOT; U15D, il gruppo U16 A, B, C, D U17 A, B e infine U18 costituiscono il MPX a 7 ingressi.



Oscillatore a Quarzo (XTAL)



Bibliografia:

Digital Instrument Course part 2
 Esercitazioni Digitali
 Digital and Analog Data Conversions

A.J.Bouwens

Malmstad Enke Crouch

Philips
 Philips
 Benjamin Inc.